

МІНІСТЕРСТВО ОСВІТИ І НАУКИ,
МОЛОДІ ТА СПОРТУ УКРАЇНИ

Матвієнко М. П., Розен В. П.

КОМП'ЮТЕРНА СХЕМОТЕХНІКА

*Рекомендовано Міністерством освіти і науки,
молоді та спорту України як навчальний посібник
для студентів вищих навчальних закладів*



Київ-2016

ББК 32.973
УДК 517.1
М 33

Копіювання, сканування, запис на електронні носії і тому подібне, будь-якої частини посібника без дозволу видавництва заборонено

Рецензенти:

О. В. Новосельцев — член-кореспондент НАН України, доктор технічних наук, професор інституту теплофізики НАН України.

В. І. Сенько — доктор технічних наук, професор Національного технічного університету України «Київський політехнічний інститут».

О. О. Ситник — кандидат технічних наук, професор Черкаського державного технологічного університету.

Рекомендовано Міністерством освіти і науки, молоді та спорту України як навчальний посібник для студентів вищих навчальних закладів (лист Міністерства освіти і науки, молоді та спорту України №1/11-12995 від 08.08.2012 р.)

Матвієнко М. П., Розен В. П.

М 33 Комп'ютерна схемотехніка. Навчальний посібник. — К.:
Видавництво Ліра-К, 2016. — 192 с.
ISBN 978–966–2609–14–1

У навчальному посібнику викладено основні поняття комп'ютерної схемотехніки і методи побудови різноманітних комп'ютерних схем та схем автоматики і управління. Теоретичний і практичний матеріал проілюстровано великою кількістю вправ та задач для набуття читачем практичного досвіду.

Навчальний посібник призначено для студентів, аспірантів і спеціалістів, які застосовують відповідні комп'ютерні методи для побудови схем обчислювальної техніки та автоматики, а також окремі розділи посібника можуть бути використані студентами технічних навчальних закладів та коледжів.

ББК 32.973
УДК 517.1

ISBN 978–966–2609–14–1

© Матвієнко М. П., Розен В. П. 2012
© «Видавництво Ліра-К», 2012



Передмова	6
Розділ 1. ОСНОВИ ТЕОРІЇ КОМП'ЮТЕРНОЇ СХЕМОТЕХНІКИ	8
1.1. Інформаційні основи комп'ютерної схемотехніки	8
1.2. Арифметичні основи комп'ютерної схемотехніки	11
1.3. Логічні основи комп'ютерної схемотехніки	27
1.4. Автоматні основи комп'ютерної схемотехніки	41
<i>Контрольні запитання</i>	<i>50</i>
<i>Задачі для самостійного розв'язування</i>	<i>51</i>
<i>Коментарі</i>	<i>53</i>
Розділ 2. ОСНОВИ ПОБУДОВИ ЛОГІЧНИХ ЕЛЕМЕНТІВ КОМП'ЮТЕРНОЇ СХЕМОТЕХНІКИ	54
2.1. Діодні логічні елементи	54
2.2. Транзисторні логічні елементи	56
2.3. Діодно-транзисторні логічні елементи	58
2.4. Транзисторно-транзисторні логічні елементи	60
2.5. Логічні елементи на МОН-транзисторах	64
2.6. Функціональні позначення логічних елементів комп'ютерної схемотехніки	68
<i>Контрольні запитання</i>	<i>71</i>
<i>Задачі для самостійного розв'язування</i>	<i>71</i>
<i>Коментарі</i>	<i>71</i>
Розділ 3. СХЕМОТЕХНІКА ПОБУДОВИ КОМБІНАЦІЙНИХ ПРИСТРОЇВ	72
3.1. Схемотехніка побудови дешифраторів і шифраторів	72
3.2. Схемотехніка побудови мультиплексорів і демультіплексорів	77

3.3. Схемотехніка побудови суматорів	81
3.4. Схемотехніка побудови компараторів	86
<i>Контрольні запитання</i>	89
<i>Коментарі</i>	89
Розділ 4. СХЕМОТЕХНІКА ПОБУДОВИ КОМБІНАЦІЙНИХ ПРИСТРОЇВ НА ПРОГРАМОВАНИХ ЛОГІЧНИХ, МАТРИЦЯХ	90
4.1. Призначення і ділянки застосування	90
4.2. Принципи побудови базової програмуємої логічної матриці	91
4.3. Рекомендації з програмування базової логічної матриці	95
4.4. Програмування базової логічної матриці	95
4.5. Схемотехніка побудови комбінаційних пристроїв на програмованих логічних матрицях	99
<i>Контрольні запитання</i>	102
<i>Коментарі</i>	103
Розділ 5. СХЕМОТЕХНІКА ПОБУДОВИ ТИПОВИХ ПРИСТРОЇВ ІЗ ПАМ'ЯТТЮ	104
5.1. Схемотехніка побудови RS-тригерів	104
5.2. Схемотехніка побудови D-тригера	109
5.3. Схемотехніка побудови T-тригера	110
5.4. Схемотехніка побудови JK-тригера	113
5.5. Схемотехніка побудови лічильників	116
5.6. Схемотехніка побудови регістрів	121
<i>Контрольні запитання</i>	123
<i>Коментарі</i>	124
Розділ 6. СХЕМОТЕХНІКА ПОБУДОВИ ІНТЕГРОВаних СИСТЕМ ЕЛЕМЕНТІВ	125
6.1. Схемотехніка побудови одновихідних комбінаційних пристроїв на логічних елементах	125
6.2. Схемотехніка побудови одновихідних комбінаційних пристроїв на мультиплексорах	129
6.3. Схемотехніка побудови багатовихідних комбінаційних пристроїв на логічних елементах	132
6.4. Схемотехніка побудови багатовихідних комбінаційних пристроїв на дешифраторах	136

6.5. Схемотехніка побудови часових логічних пристроїв	138
6.6. Схемотехніка побудови рекурентних логічних пристроїв другого роду	141
6.7. Схемотехніка побудови комп'ютерних пристроїв із застосуванням теорії автоматів	143
6.8. Схемотехніка побудови комп'ютерних пристроїв із застосуванням теорії автоматів і програмованих логічних матриць	145
<i>Контрольні запитання</i>	151
<i>Задачі для самостійного розв'язування</i>	152
<i>Коментарі</i>	153
Розділ 7. СХЕМОТЕХНІКА ПОБУДОВИ АНАЛОГОВИХ СХЕМ	154
7.1. Елементи схемотехніки аналогових вузлів	154
7.2. Основні визначення та характеристики операційних підсилювачів	155
7.3. Схемотехніка інвертуючого підсилювача	159
7.4. Схемотехніка неінвертуючого підсилювача	161
7.5. Схемотехніка побудови суматорів на операційних підсилювачах	162
7.6. Схемотехніка побудови інтеграторів, диференціаторів і компараторів на операційних підсилювачах	164
<i>Контрольні запитання</i>	167
<i>Коментарі</i>	167
Розділ 8. СХЕМОТЕХНІКА ПОБУДОВИ ОБСЛУГОВУЮЧИХ ЕЛЕМЕНТІВ	168
8.1. Схемотехніка перетворювачів рівнів	168
8.2. Схемотехніка генераторів сигналів прямокутної форми . . .	172
8.3. Схемотехніка одновібраторів	176
8.4. Схемотехніка таймерів	180
<i>Контрольні запитання</i>	186
<i>Задачі для самостійного розв'язування</i>	187
<i>Коментарі</i>	187
Література	188